

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-208756
 (43)Date of publication of application : 27.11.1984

(51)Int.CI.

H01L 23/12
 H01L 21/56
 H01L 23/48

(21)Application number : 58-083188

(71)Applicant : SONY CORP

(22)Date of filing : 12.05.1983

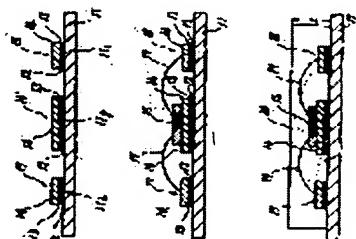
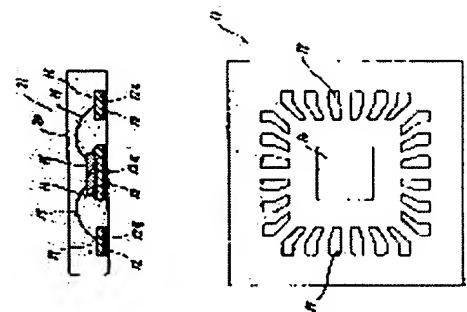
(72)Inventor : AKIYAMA KATSUHIKO
 ONO TETSUO
 KAJIYAMA YUJI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE PACKAGE

(57)Abstract:

PURPOSE: To obtain a semiconductor device package which is excellent in heat radiation and suitable for automated manufacturing by a method wherein the semiconductor device is mounted on a substrate and, after being connected to external electrodes, enclosed integrally with resin and the substrate is selectively removed by etching.

CONSTITUTION: Au plating 12 of 1 μ m thickness, Ni plating 13 of 1 μ m thickness and Au plating 14 of 3 μ m are laminated on an Fe substrate 11 of 35 μ m thickness. A semiconductor chip 15 is mounted 16 on a portion 11g and connected 19 to external electrodes 17, 18 on the portions 11h, 11i. The transfer-molding with epoxy resin 20 is carried out so as to make thickness $t=1$ mm. The Fe substrate is removed by etching with FeCl₃ solution from the back surface 11a to complete a leadless type package 21. Bottom surfaces of the Au layers are used as external electrodes 12b, 12c and the heat radiation surface 12a. In order to mount the package 21 on a printed circuit board, only the external electrodes 12b, 12c are directly soldered to a conductor pattern on the substrate. With this constitution, a package of excellent heat radiation can be manufactured automatically by an easy and simple method.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)
 ⑩ 公開特許公報 (A)

⑪ 特許出願公開
 昭59—208756

⑩ Int. Cl.³
 H 01 L 23/12
 21/56
 23/48

識別記号 庁内整理番号
 7367—5F
 7738—5F
 7367—5F

⑪ 公開 昭和59年(1984)11月27日
 発明の数 1
 審査請求 未請求

(全 5 頁)

⑥ 半導体装置のパッケージの製造方法

⑦ 特 願 昭58—83188

⑧ 出 願 昭58(1983)5月12日

⑨ 発明者 秋山克彦

東京都品川区北品川6丁目7番
 35号ソニー株式会社内

⑩ 発明者 小野鉄雄

東京都品川区北品川6丁目7番

35号ソニー株式会社内

⑪ 発明者 梶山雄次

東京都品川区北品川6丁目7番

35号ソニー株式会社内

⑫ 出願人 ソニー株式会社

東京都品川区北品川6丁目7番

35号

⑬ 代理人 弁理士 土屋勝

外2名

明 詳 紹

1. 発明の名称

半導体装置のパッケージの製造方法

2. 特許請求の範囲

選択エッチング可能な材料から成る基板上に半導体装置を形成し、接続用ワイヤを上記半導体装置に接続すると共にこの接続用ワイヤの外部端部を上記基板の外部端部に接続し、次いで上記基板において上記半導体装置及び上記接続用ワイヤを一体に樹脂モールドし、かかる後上記基板をエッチング除去することを特徴とする半導体装置のパッケージの製造方法。

タイプのパッケージで、パッケージの裏面に引出されているハンダ付け可能な電極をプリント基板の導体パタンに直接ハンダ付けして接続するところより実験を行うものである。

このチップキャリアタイプパッケージには、ラミックタイプとプラスチックタイプとがある。セラミックタイプはパッケージ自体が高価であるばかりでなく、プリント基板に直接ハンダ付けると、温度サイクル毎にセラミックを上記ハンダ及び上記導体との間の熱膨張係数の差によつて局部にはがれやクラックが生じる恐れがあるという欠点を有している。一方、プラスチックタイプ

するチップ[4]を載置し、ワイヤボンディング法により上記チップ[4]と上記電極[2]の一端とをAuの細胞から成るワイヤ[3]で接続した後、上方より液状のエポキシ樹脂を滴下させて硬化成形することによつて作る。

このパッケージ[1]において、チップ[4]は樹脂層[8]とプリント基板[3]とによつて囲まれている。これらの樹脂層[8]及びプリント基板[3]の熱抵抗は共に大きいので、その動作時においてチップ[4]で発生する熱をパッケージ[1]の外部に効果的に放散することができない。即ち、このパッケージ[1]は放散性が悪いという欠点を有している。また上記の液状のエポキシ樹脂を滴下する際に、微量の樹脂を一定量、しかも高速で滴下することが難しく、このためにパッケージ[1]はパッケージの製造の自動化に適していないという欠点を有している。

一方、上述のチップキャリアタイプパッケージとは異なるパッケージにチップキャリアタイプパッケージがある。このタイプのパッケージは従来のチップキャリアタイプパッケージよりもさらに

ことができる。なお上記外部電極部は上記接続用ワイヤ自身が張ねていてもよいし、上記接続用ワイヤとは別に設けられかつ上記接続用ワイヤが接続されているものでもよい。

実施例

以下本発明に係る半導体装置のパッケージの製造方法の実施例につき図面を参照しながら説明する。

第2A図～第2D図は本発明の第1実施例による半導体装置のパッケージの製造方法を説明するための工程図である。以下第2E図から工程図に付記する。

特開昭59-208756(

小形化できるという利点を有するが、チップを脂層によつて完全に覆われているため熱放散が良好でないこと、テープを用いているために牛な装置が必要である等の欠点を有している。

発明の目的

本発明は、上述の問題にかんがみ、熱放散が良好かつ信頼性の高い半導体装置のパッケージの製造方法を提供することを目的とする。

発明の概要

本発明に係る半導体装置のパッケージの製造法は、選択エッチング可能な材料から成る基板に半導体装置を載置し、接続用ワイヤを上記半導体装置に接続すると共にこの接続用ワイヤのうち電極部端を上記基板の外部電極接続部位に接続して上記基板上において上記半導体装置及び記録用ワイヤを一体に封緘モールドし、しつ後上記基板をエッサンク除去するようにして、このようにすることによつて、熱放散性が良好かつ信頼性の高いリードレスタイプのパッケージ、簡便かつ安価な方法によつて自動的に製

る圖に示す。次に第2E図において、上記チップ電極部端にチップ端を載置した後、ワイヤボンディング法によつてこのチップ端と上記外部電極接続端とをそれぞれAuの細胞から成るワイヤ端で接続する。次に第2E図において、第2E図の基板の上に設けられた上記外部電極部端、チップ電極部端、チップ端及びワイヤ端を一体とするために、公知のトランスクア・モールド法(移流法)を用いて、エポキシから成る樹脂モールド型を上記基板端上に形成する。なお本実施例においては、上記樹脂モールド型の厚さを1

電極部端の Au 層の下層が外部電極面 (12b) (12c) となり、またチップ載置部端の Au 層の下層が熱放散面 (12a) となる。

上述のようにして完成されたパッケージ部をプリント基板上に実装する場合には、第 2 D 図に示す上記外部電極面 (12b) (12c) をプリント基板上の導体パターンに直接ハンダ付けして接続すればよい。

上述の第 1 實施例の熱放散面 (12a) は、その動作時においてチップ端から発生する熱の放散面となつていて、金属の熱伝導率は非常に高いので、チップ端から発生する熱は金属端のチップ載置部端を外方に向かって迅速に流れて、放散面 (12a) から放散されることによって効果的に除去される。しかし、より効果的にチップ端の発生熱を除去するためには、広い表面積を有する放熱フィンの一部を上記熱放散面 (12a) に押し当てて空冷により熱を放散させるのが好ましい。

上述の第 1 實施例のパッケージ部は第 2 A 図～第 2 D 図に示すような簡単な工程によって作ること

特開昭59-208756(3)

ができるばかりでなく、全ての製造工程に従来から用いられている装置を用いることができる。そこで、チップキャリアタイプのパッケージにおいて必要な前述の特殊な装置が不要である。従つて、簡便かつ安価な方法によりパッケージ部を製造することができる。さらに上述の第 1 實施例では樹脂モールド層を形成する方法としてトランスター・モールド法(移送成形法)を用いている。この方法は信頼性の高い樹脂封止ができるばかりでなく、モールドの線形化、量産化が容易であるためにパッケージを自動的に製造できるという利点を有している。

なお上述の第 1 實施例において、第 2 A 図に示す場合と同様にチップ載置部端及び外部電極部端を設けた後に、基板側の上面を前述の $FeCl_3$ 溶液を用いて僅かにエッチングすることにより、第 4 A 図に示すようにチップ載置部端及び外部電極部端の下部の基板端にアンダーカント部 (11a) ～ (11f) を形成し、次に第 2 B 図～第 2 D 図と同様な方法によって第 4 B 図に示すパッケージ部を

完成させることができる。このように上記のエッチングによってチップ載置部端及び外部電極部端の下部に上記アンダーカント部 (11a) ～ (11f) が形成されるので、これらの部分に樹脂が回り込んで突出部 (20a) ～ (20f) が形成される。従つてこれらの突出部 (20a) ～ (20f) によって上記チップ載置部端及び上記外部電極部端が下方から保持される構造となるので、上記チップ載置部端及び上記外部電極部端がパッケージ部の使用時ににおいて樹脂モールド層から抜け出てしまうのを防止することができるという利点がある。さらにチップ載置部端及び外部電極部端が樹脂モール

樹脂モールド層の上面に公知のオトトレジストを塗布した後に所定のバターンニングを行う。次いでのみを選択的にエッチングするエッチング液、例えば前述の $FeCl_3$ 溶液を用いて上記基板端の表面を僅かにエッチングすることによって、上記基板端の裏面にチップ載置部端 (11g) 及び外部電極部端 (11h) (11i) をそれぞれ形成する。上記オトトレジストを除去した後には第 5 B 図において、第 1 實施例と同様に、上記チップ載置部端 (11g) にハンダ層を介してチップ端を接続した後、ワイヤボンディングによってこのチップ端と上記外部電極部端 (11h) (11i) とをそれぞれ A8c

特開昭59-208756(1)

ンダ脚部の下面が熱放散面(23a)となる。

上述のようにして完成されたパッケージ部をプリント基板上に実装する場合には、第1実施例と同様に、第5C図に示す上記外部電極部脚部をプリント基板上の導体パタンに直接ハンダ付けして接続すればよい。このことから明らかのように、本実施例においてはワイヤ脚の端部をそのまま外部電極部脚部として用いるために、ワイヤ脚の径を前述のように大きくするのが好ましい。なお熱放散面(23a)の機能は第1実施例と同様である。

上述の第2実施例のパッケージ部は、第1実施例のパッケージ部と異なつて、フォトレジスト工程及びエッチング工程によって基板間に設けられた外部電極接続部位(11h)(11t)にワイヤ脚を直接接続するようにしているので、第1実施例のパッケージ部におけるH1 腹吸頭及びN1 腹脚を形成する必要がない。上記のフォトレジスト工程及びエッチング工程は第1実施例のパッケージ部で用いたメソウ工程よりもさらに簡便である。またこれらのフォトレジスト工程及びエッチング工程

を用いることにより、Au 等の貴金属を用い必要がなくなるという利点がある。

上述の第1実施例及び第2実施例においては1個のチップをチップ載置部に載置してこれを脂モールドする場合につき述べたが、基板上に数のチップ載置部を設け、それぞれのチップ部に同一のチップを載置して、これらのチップ一体に樹脂モールドした後に切断分離することより、それぞれ1個のチップを有する同一のパッケージを多数個同時に作ることもできる。また他のチップと、コンデンサや抵抗等の発熱電子部品を基板上に載置した後これらを一體に樹脂モールドすれば、様々な機能を有するパッケージを作ることができると共に、回路電子の集成度の高パッケージを作ることができるという利点がある。

上述の第1実施例の基板の材料は選択エッチングが可能であればCu 等の他の金属であつてもく、また第2実施例の基板の材料もFe 等の他の金属であつてもよい。第1実施例においてはさに金属以外の材料、例えばポリイミドアミド等

脂を用いることも可能である。この場合には既述のエターナル液としては、ヒドロゲンとエチレンジアミンとの混合液を用いればよい。

発明の効果

本発明に係る半導体装置のパッケージの製造方法によれば、その動作時において半導体装置から発生する熱の放散性が良好でありかつ信頼性が高い小形のパッケージを、極めて簡便かつ安価な方法によつて自動的に製造することができる。

4. 図面の簡単な説明

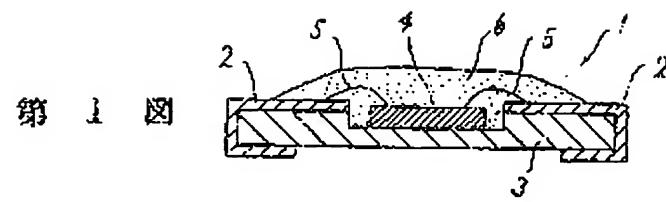
第1図は従来のプラスチックタイプのチップキセリックタイプパッケージの構造を示す断面図であ

る。なお図面に用いた符号において、

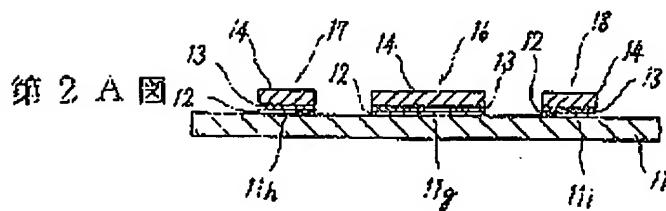
(10)(20)	パッケージ
(40)	チップ
(50)	ワイヤ
H1	基板
(11h)(11t)	外部電極接続部位
N1	外部電極部
20	樹脂モールド層

である。

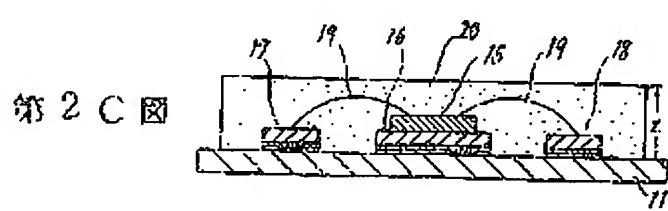
代理人 士留勝男
電気電子機器開発部



第 1 図

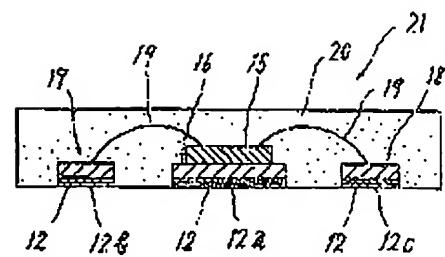


第2B圖

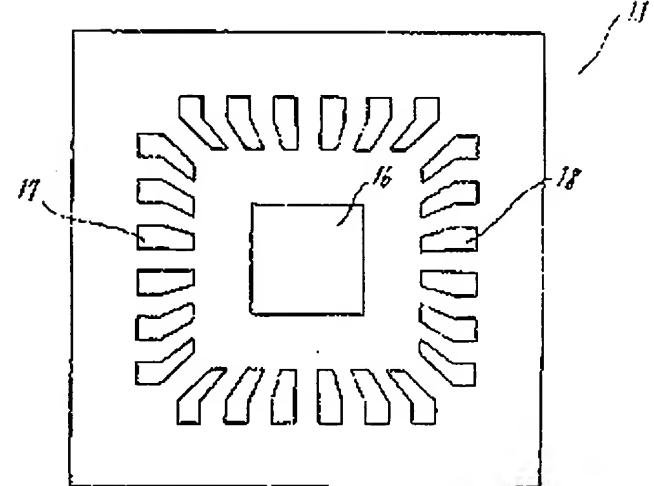


ANSWER SHEET (5)

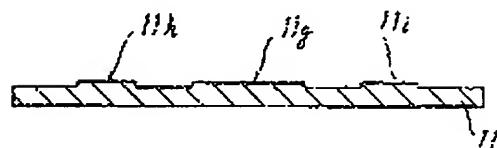
第2D図



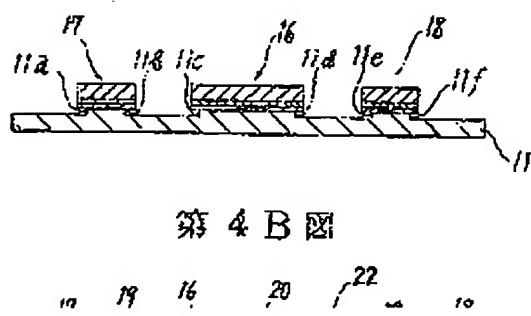
第3圖



第5A圖



第4A図



第4B圖

